

原始尺寸 $\div 2 \div 3$ 上一頁 下一頁 $\times 2 \times 3$ 1/17

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 29/772

H01L 21/335 H01L 51/20

[12] 发明专利申请公开说明书

[21] 申请号 99803997.7

[43] 公开日 2001 年 5 月 2 日

[11] 公开号 CN 1293825A

[22] 申请日 1999.1.14 [21] 申请号 99803997.7

[30] 优先权

[32] 1998.1.16 [33] NO [31] 980224

[32] 1998.11.23 [33] NO [31] 985472

[86] 国际申请 PCT/NO99/00013 1999.1.14

[87] 国际公布 WO99/40631 英 1999.8.12

[85] 进入国家阶段日期 2000.9.14

[71] 申请人 薄膜电子有限公司

地址 挪威奥斯陆

[72] 发明人 R·M·贝里格伦 B·G·古斯塔夫松
J·R·A·卡尔松

[74] 专利代理机构 中国专利代理(香港)有限公司

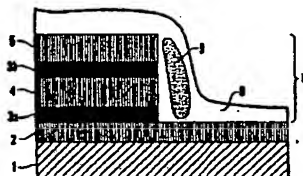
代理人 梁永 王忠忠

权利要求书 3 页 说明书 8 页 附图页数 5 页

[54] 发明名称 场效应晶体管

[57] 摘要

一种场效应晶体管由垂直设置的电极(2,4,5)和绝缘体(3)构成,以便至少电极(4,5)和绝缘体(3)形成相对于第一电极(2)或衬底(1)垂直取向的台阶(6)。在形成结型场效应晶体管(JFET)或金属氧化物半导体场效应晶体管(MSFET)时,电极(2,5)分别构成场效应晶体管的漏和源极,反之也可,电极(4)构成场效应晶体管的栅极。在垂直台阶(6)的各层上,设置非晶、多晶或微晶无机或有机半导体材料,形成直接或间接与栅极接触的晶体管的有源半导体(8),在第一(2)和第二(5)电极间形成垂直取向的 p 或 n 型晶体管沟道(9)。在制造场效应晶体管的方法中,垂直台阶(6)利用光刻工艺形成,可溶的非晶有源半导体材料(8)淀积于第一电极(2)和垂直台阶(6)上,以便得到在漏和源极(2,5)间垂直取向的晶体管沟道。在 JFET 中,半导体材料(8)直接与栅极(4)接触。在 MOSFET 中,在栅极(4)和半导体材料(8)间设置垂直取向的栅绝缘体(7)。



ISSN 1008-4274

知识产权出版社出版



权 利 要 求 书

1. 一种场效应晶体管, 特别是具有基本垂直几何结构的结型场效应晶体管 (JFET), 其中所说晶体管包括不导电材料的平面衬底 (1), 其特征在于, 构成第一电极的导电材料层 (2) 设置于衬底 (1) 上, 形成第一绝缘体的绝缘材料层 (3a) 形成于第一电极 (2) 上, 形成第二电极的导电材料层 (4) 设置于第一绝缘体 (3a) 上, 形成第二绝缘体的另一绝缘材料层 (3b) 设置于第二电极 (4) 上, 形成第三电极的导电材料层 (5) 设置于第二绝缘体 (3b) 上, 所说第一电极 (2) 和第三电极 (5) 分别构成晶体管的漏和源极, 反之亦然, 所说第二电极 (4) 构成晶体管的栅极, 至少层叠结构的所说第二 (4) 和第三电极 (5) 及所说第一 (3a) 和第二绝缘体 (3b) 形成垂直于所说第一电极 (2) 和 / 或所说衬底 (1) 取向的台阶 (6), 形成晶体管的有源半导体的半导体材料 (8) 设置于所说第一电极 (2)、所说第二电极 (4) 和所说第三电极 (5) 的暴露部分上, 所说有源半导体 (8) 直接与栅极 (4) 接触, 并在所说第一 (2) 和所说第三电极 (5) 间形成基本上垂直取向的晶体管沟道 (9)。

2. 一种场效应晶体管, 特别是具有基本垂直几何结构的金属氧化物半导体场效应晶体管 (MOSFET), 其中所说晶体管包括不导电材料的平面衬底 (1), 其特征在于, 构成第一电极的导电材料层 (2) 设置于衬底 (1) 上, 形成第一绝缘体的绝缘材料层 (3a) 形成于第一电极 (2) 上, 形成第二电极的导电材料层 (4) 设置于第一绝缘体 (3a) 上, 形成第二绝缘体的另一绝缘材料层 (3b) 设置于第二电极 (4) 上, 形成第三电极的导电材料层 (5) 设置于第二绝缘体 (3b) 上, 所说第一电极 (2) 和第三电极 (5) 分别构成晶体管的漏和源极, 反之亦然, 所说第二电极 (4) 构成晶体管的栅极, 至少层叠结构的所说第二电极 (4) 和所说第三电极 (5) 及所说第一 (3a) 和第二绝缘体 (3b) 形成垂直于所说第一电极 (2) 和 / 或所说衬底 (1) 取向的台阶 (6), 形成栅绝缘体的垂直取向的绝缘材料层 (7) 设置于所说第二电极 (4) 和所说垂直台阶 (6) 上, 形成晶体管的有源半导体, 并在所说第一 (2) 和所说第三电极 (5) 间形成基本垂直取向的晶体管沟道 (9) 的半导体材料 (8) 设置于所说第一电极 (2)、所说垂直台阶 (6) 的暴露部分及所说栅绝缘层 (7) 和所说第三电极 (5)



上。

3. 根据权利要求1或2的场效应晶体管,其特征在于,第一电极(2)在衬底(1)上设置构图,并相对于衬底(1)形成另外的中间台阶,从而每个电极(2, 4, 5)相对于有源半导体(8)存在基本垂直的表面。

4. 根据权利要求1或2的场效应晶体管,其特征在于,半导体材料(8)选自非晶、多晶、或微晶无机或有机半导体材料。

5. 根据权利要求1或2的场效应晶体管,其特征在于,晶体管沟道(9)限定为有源半导体(8)的处于所说第一(2)和所说第三电极(5)之间、并与层叠结构形成的垂直台阶(6)相邻的部分。

6. 根据权利要求1的场效应晶体管,其特征在于,半导体材料(8)和栅极(4)自然形成肖特基结(7)。

7. 根据权利要求1的场效应晶体管,其特征在于,晶体管沟道(9)限定为在有源半导体(8)的处于所说第一(2)和第二(5)电极间、并与栅极(4)处的pn结相邻的垂直部分中的n沟道或p沟道。

8. 根据权利要求2的场效应晶体管,其特征在于,栅绝缘体(7)形成栅极(5)的垂直表面上的氧化物涂层。

9. 根据权利要求8的场效应晶体管,其特征在于,通过选择氧化栅极(4)表面的电极材料形成氧化物涂层(7)。

10. 一种制造具有基本垂直几何结构的场效应晶体管的方法,其中所说晶体管包括不导电材料构成的平面衬底(1),其特征在于,该方法包括以下步骤:在所说衬底(1)上淀积构成第一电极的导电材料层(2);利用光刻工艺,在第一电极(2)上形成由光刻胶(10)构成且垂直于所说第一电极(2)和/或所说衬底(1)的台阶(6);在所说导电层(2)和构成所说垂直台阶(6)的所说光刻胶(10)上分别淀积层状层叠结构的第一绝缘体(3a)、构成第二电极的导电材料(4)、第二绝缘体(3b)和构成第三电极的导电材料(5);利用剥离法,去掉层叠于所说光刻胶(10)上的所说结构和光刻胶本身,从而设置于第一电极(2)上的留下的绝缘体-电极结构形成垂直于所说第一电极(2)和/或所说衬底(1)取向的台阶(6);在所说第一电极(2)和所说垂直台阶(6)上,淀积可溶的非晶有源半导体材料,使半导体材料与分别形成场效应晶体管的漏极或源极(反之也



可)的所说第一电极(2)和所说第三电极(5)及构成场效应晶体管的栅极的所说第二电极(4)接触,于是形成垂直取向的晶体管沟道(9)。

5 11. 根据权利要求10的方法,其中所述场效应晶体管是金属氧化物半导体场效应晶体管(MOSFET),其特征在于绝缘材料按垂直取向的层淀积于垂直台阶(6)上,该绝缘材料设置于第二电极(5)上,构成场效应晶体管的栅绝缘体,所述淀积发生在去除了所说层叠结构和所说光刻胶(10)后,但在淀积可溶的非晶有源半导体材料(8)之前。

10 12. 根据权利要求11的方法,其特征在于,栅绝缘体(7)由栅极(4)垂直表面上的氧化物涂层形成。

13. 根据权利要求12的方法,其特征在于,通过选择性氧化栅极(4)表面的电极材料形成氧化物涂层(7)。

15 14. 根据权利要求10的方法,其特征在于,第一电极(2)在衬底(1)上淀积构图,仅局部覆盖衬底(1)。



说明书

场效应晶体管

5 本发明涉及场效应晶体管,特别是具有基本垂直几何结构的结型场效应晶体管和金属氧化物半导体场效应晶体管(MOSFET),其中所说场效应晶体管包括不导电材料构成的平面衬底。本发明还涉及制造这种具有基本垂直几何结构的场效应晶体管的方法,其中所说晶体管包括不导电材料构成的平面衬底。

10 采用非晶材料作有源半导体的场效应晶体管(FET)一般以例如图1所示的水平几何结构实现,图1示出了根据现有技术实现薄膜场效应晶体管的两个例子(图1a和1b)。这里,漏极和源极通过晶体管沟道相互隔开。该沟道由非晶半导体材料构成。栅限定为通过栅绝缘体与沟道绝缘的水平层。该晶体管的效应限定为耗尽型或增强型,取决于栅电位。关于这类场效应晶体管的有源非晶半导体材料,15 已采用共轭聚合物、芳族分子和非晶无机半导体。例如,图1示出了具有厚10nm的非晶Si:H形式的有源半导体材料层的薄膜晶体管(D. B. Thomasson等人,IEEE El. Dev. Lett.第18卷,第117页1997年3月)。可由金属构成的栅极设置在衬底上。氮化硅(SiN)构成的绝缘层设置在该栅极上,10nm厚的非晶Si:H形式的有源半导体材料层20 设置在绝缘层上。漏极和源极彼此间隔设置于有源半导体材料上。它们由不同于栅极的金属构成,例如铝。图1b示出了有机薄膜晶体管的另一个例子(A. Dodabapur等人,Appl. Phys. Lett.第69卷,第4227-29页,1996年12月)。这里,有源半导体材料是例如聚合物或芳族分子等有机化合物。与图1a中的例子一样,栅极设置于衬底上,25 栅极上设置有可以通过用氧化层涂敷栅极表面构成的绝缘层,某些情况下,所说氧化层可以通过氧化栅极表面材料形成。漏极和源极彼此间隔设置于绝缘层上,一端与类似的垂直横向壁相互连接的间隔垂直侧壁设置于漏和源极上。因此,在垂直于这些壁的平面中,晶体管沟道形成成为U形剖面,在此侧壁是U形的腿,横向壁是交叉线。这些层30 可以建立于合适的衬底上,并整个被绝缘材料层覆盖。在绝缘材料层上,设置导电层,形成晶体管的栅极。所说侧壁的端部或U形沟道结构腿的端部露出,在沟道的这些端部区,分别例如通过离子注入工艺



形成源和漏极。这种薄膜晶体管的主要目的是在小于更常规实施例实现的面积上提供令人满意的沟道长度，同时在晶体管处于截止状态时，减小寄生电流。

图 1c 展示了现有技术的平面 JFET 结构的示意性原理图，这种情况下为 n 沟道 JFET。

如果能够发挥非晶材料的非常特殊的加工特性，则使用非晶半导体材料可以实现不同的晶体管几何结构。因此，本发明的目的是提供一种场效应晶体管，特别是具有垂直几何结构的结型场效应晶体管（JFET）和金属氧化物场效应晶体管（MOSFET），更特殊的目的是在包括栅极及漏极或源极的垂直结构上，淀积有机分子、共轭聚合物或非晶无机半导体形式的非晶有源半导体材料。最后，还有一个目的是提供垂直取向的晶体管沟道。

以前普通的半导体器件已具有垂直几何结构。这样做的目的是更有效地利用芯片面积。认为垂直几何结构的晶体管比水平几何结构的晶体管需要较小空间。

例如，美国专利 5563077(H.C.Ha)中公开了一种具有垂直沟道的薄膜晶体管，其中沟道形成有两个相互隔开的垂直侧壁，一个的端部与类似的垂直端壁连接。因此，在垂直于这些壁的平面内，晶体管沟道形成 U 形剖面，其中侧壁是 U 形的腿，端壁是交叉线。这些壁可以设置在合适的衬底上，并且整个被绝缘材料覆盖。构成晶体管的栅极的导电层设置在绝缘层上。侧壁的端部或 U 形沟道结构的端部露出，在沟道的这些端部区上，分别例如通过离子注入工艺形成源极和漏极。这种薄膜晶体管的主要目的是在小于更常规实施例实现的面积上提供令人满意的沟道长度，同时在晶体管处于截止状态时，减小漏电流。

根据本发明可以实现上述目的和优点，本发明的结型场效应晶体管（JFET）的特征在于，构成第一电极的导电材料层设置于衬底上，形成第一绝缘体的绝缘材料层形成于第一电极上，形成第二电极的导电材料层设置于第一绝缘层上，形成第二绝缘体的另一绝缘材料层设置于第二电极上，形成第三电极的导电材料层设置于第二绝缘体上，所说第一和第三电极分别构成晶体管的漏和源极，反之亦然，所说第二电极构成晶体管的栅极，至少层叠结构的所说第二电极和所说第三



电极及所说第一和第二绝缘层形成垂直于所说第一电极和/或所说衬底取向的台阶, 形成晶体管的有源半导体的半导体材料设置于所说第一电极、所说第二电极和所说第三电极的暴露部分上, 所说有源半导体直接与栅极接触, 并在所说第一电极和所说第三电极间形成基本上垂直取向的晶体管沟道, 本发明还提供一种金属氧化物半导体场效应晶体管 (MOSFET), 其特征在于, 构成第一电极的导电材料层设置于衬底上, 形成第一绝缘体的绝缘材料层形成于第一电极上, 形成第二电极的导电材料层设置于第一绝缘体上, 形成第二绝缘体的另一绝缘材料层设置于第二电极上, 形成第三电极的导电材料层设置于第二绝缘体上, 所说第一和第三电极分别构成晶体管的漏和源极, 反之亦然, 所说第二电极构成晶体管的栅极, 至少层叠结构的所说第二和第三电极及所说第一和第二绝缘体形成垂直于所说第一电极和/或所说衬底取向的台阶, 形成栅绝缘层的垂直取向的绝缘材料层设置于所说第二电极和所说垂直台阶上, 形成晶体管的有源半导体, 并在所说第一电极和所说第三电极间形成基本垂直取向的晶体管沟道的半导体材料设置于所说第一电极、包括所说栅绝缘体和所说第三电极的所说垂直台阶的暴露部分上。

利用制造场效应晶体管的方法可以实现本发明的上述目的和优点, 其特征在于, 该方法包括以下步骤: 在所说衬底上淀积构成第一电极的导电材料层; 利用光刻工艺, 在第一电极上形成由光刻胶构成且垂直于所说第一电极和/或所说衬底的台阶; 在所说导电层和构成所说垂直台阶的所说光刻胶上分别淀积层状层叠结构的第一绝缘体、构成第二电极的导电材料、第二绝缘体和构成第三电极的导电材料; 利用剥离法, 去掉层叠于所说光刻胶上的所说结构和光刻胶本身, 从而设置于第一电极上的留下的绝缘体-电极结构形成垂直于所说第一电极和/或所说衬底取向的台阶; 在所说第一电极和所说垂直台阶上, 淀积可溶的非晶有源半导体材料, 使半导体材料与分别形成场效应晶体管的漏极或源极 (反之也可) 的所说第一和所说第三电极及构成场效应晶体管的栅极的所说第二电极接触, 于是形成垂直取向的晶体管沟道。

场效应晶体管是金属氧化物场效应晶体管 (MOSFET) 时, 优点是绝缘材料按垂直取向层淀积于垂直台阶上, 设置在第二电极上, 构



成场效应晶体管的栅绝缘层, 淀积发生在去掉了所说层叠结构和所说光刻胶后, 但在淀积可溶的非晶有源半导体材料层前。

根据本发明, 优点还在于有源半导体材料是非晶无机或有机半导体材料, 但不必限于非晶半导体材料, 也可以选用多晶或微晶无机或有机半导体材料。

从所附的从属权利要求中可以了解其它的特点和优点。

下面结合附图更详细地介绍本发明, 其中:

图 1a 是如上所述的现有技术实例,

图 1b 是如上所述的另一现有技术实例,

10 图 1c 是根据现有技术的平面结型场效应晶体管的实例,

图 2 是本发明结型场效应晶体管的优选实施例,

图 3 是本发明 MOSFET 的优选实施例,

图 4a-e 展示了本发明方法实施例的不同工艺步骤, 其中场效应晶体管形成为结型场效应晶体管, 及

15 图 5a, 5b 是本发明形成 MOSFET 的另外一些工艺步骤。

图 2 示出了本发明结型场效应晶体管 (JFET) 的实施例。如以下更详细介绍的, 完全由薄膜技术实现。在衬底 1 上, 设置构成晶体管的第一电极的导电材料层 2。在该层上, 设置形成第一绝缘体的绝缘材料层 3a, 在第一绝缘体 3a 上, 设置构成晶体管的第二电极 4 的另一导电材料层 4 例如金属。在第二电极层 4 上, 设置形成晶体管的第二绝缘体的绝缘材料 3b, 在第二绝缘体 3b 上, 设置构成晶体管的第三电极的导电材料层 5。

25 在形成为结型场效应晶体管时, 第一电极 2 和第三电极 5 分别形成晶体管的漏极和源极, 或反之也可。第二电极 4 形成栅极。第二和第三电极 4、5 及绝缘体 3a、3b 设置于第一电极 2 上, 使它们靠在第一电极 2 和衬底 1 上, 形成垂直台阶, 其延伸部分由图 2 中的参考数字 6 表示。于是由第二和第三电极 4、5 及绝缘体 3 构成的结构仅覆盖衬底 1 的一部分, 在第一电极 2 或衬底 1 上形成垂直台阶 6 的各层的水平延伸部分可以比较小。

30 可以是非晶、多晶或微晶无机或有机半导体材料的有源半导体材料层 8 设置于例如可以是晶体管的源极的第三电极 5 上, 垂直台阶 6 上和包括在垂直台阶 6 中的栅极 4 的暴露垂直表面上直到第一电极



2. 栅极 2 和半导体材料 8 现在形成 pn 结。基本垂直的晶体管沟道 9 在有源半导体材料 8 中限定为 p 沟道或 n 沟道, 并在第一电极 2 和第三电极 5 间延伸, 基本上与栅极 4 处的 pn 结相邻。以此方式, 图 2 所示结构形成结型场效应晶体管 (JFET)。可以任意由第一电极 2 作为漏极, 第三电极 5 作为源极, 反过来也可以。晶体管效应, 在这种情况下是晶体管沟道的有效尺寸, 由加于 pn 结上的晶体管沟道的电场控制。

图 3 示出了根据本发明的 MOSFET 的实施例。如以下更具体介绍的, 完全由薄膜技术实现。在衬底 1 上, 设置构成晶体管的第一电极的导电材料层 2。在该层上, 设置形成第一绝缘体的绝缘材料层 3a, 在第一绝缘体 3a 上, 设置构成晶体管的第二电极的另一导电材料层例如金属。在第二电极层 4 上, 设置形成晶体管的第二绝缘体的绝缘材料 3b, 在第二绝缘体 3b 上, 设置构成晶体管的第三电极的导电材料层 5。

在形成 MOSFET 时, 第一电极 2 和第三电极 5 分别形成晶体管的漏极和源极, 反之也可。第二电极 4 形成栅极。第二和第三电极 4、5 及绝缘体 3a、3b 设置于第一电极 2 上, 使它们靠在第一电极 2 和衬底 1 上, 形成垂直台阶, 其延伸部分由图 2 中的参考数字 6 表示。于是由第二和第三电极 4、5 及绝缘体 3 构成的结构仅覆盖衬底 1 的一部分, 在第一电极 2 或衬底 1 上形成垂直台阶 6 的各层的水平延伸部分可以比较小。

在包括于垂直台阶 6 的栅极 4 的暴露垂直表面上, 设置形成场效应晶体管栅绝缘体的绝缘材料 7。在例如可以是晶体管的源极的第三电极 5 上、垂直台阶 6 上并向下到达第一电极 2, 设置可以是非晶、多晶或微晶无机或有机半导体材料的有源半导体材料层。栅极 4 通过栅绝缘体 7 与有源半导体材料 8 绝缘, 以防止电荷注入。基本垂直的晶体管沟道限定在有源半导体材料 8 中, 并在第一电极 2 和第三电极 5 间延伸, 基本上与垂直台阶 6 相邻。以此方式, 图 2 所示结构形成金属氧化物半导体场效应晶体管 (MOSFET)。可以任意由第一电极 2 作为漏极, 第三电极 5 作为源极, 反过来也可以。晶体管效应可以是耗尽型或增强型, 取决于栅电位。

应理解, 图 2 和 3 所示实施例中的基片 1 并不想专门作为晶体管

原始尺寸 $\div 2 \div 3$ 上一页 下一页 $\times 2 \times 3$ 10/17

结构载体。另外，导电层 2 和第一电极设置于整个衬底上，即未构图，但同样可以构图，然后例如覆盖对应于由垂直台阶结构覆盖的衬底部分。例如，然后，图 2 所示实施例中的第一电极可以与垂直台阶 6 的表面齐平，其自身相对于衬底 1 形成台阶。这里，该垂直台阶例如可以
5 可以与栅绝缘体 7 的垂直表面齐平。自然，这是指实现与有源半导体材料 8 必要接触的情况。如果第一电极与晶体管网络中其它晶体管的对应电极电连接，则具有相对于衬底的垂直台阶的第一电极具有附加的优点。为此，可以在垂直台阶外的衬底水平表面上设置导体。

下面结合图 4a-e 讨论本发明利用薄膜技术制造结型场效应晶体管
10 的方法。与制造如图 2 和 3 所示的结型场效应晶体管有关的主要任务是形成垂直台阶，晶体管效应整个反映在该垂直台阶上。例如，可以使用所谓的剥离方法，已证明该方法能有效地形成垂直表面。

应理解，图 4a-e 所示且以下将讨论的不同工艺步骤是示意性的，已做了简化。

15 如图 4a 所示，在第一工艺步骤，导电材料层 2 淀积于其自身由绝缘或介质材料构成的基片 1 上。导电材料 2 将形成晶体管的第一电极。在导电材料 2 上，根据已知的光刻程序，淀积、掩蔽和腐蚀光刻胶，以便在第一电极 2 上形成带有垂直台阶 11 的构图光刻胶层 10。这些示于图 4b，包括该方法的第二工艺步骤。在图 4c 所示的第三工
20 艺步骤，形成第一绝缘体的绝缘层 3a、形成晶体管第二电极的导电材料 4、形成第二绝缘体的第二绝缘层 3b 及形成晶体管第三电极的导电材料层 5 依次形成于其上。例如使用汽相淀积工艺，层 3、4、5 按水平叠置层覆盖第一电极 2 和光刻胶 10 上部的暴露部分，如图 4c 所示。

在第四工艺步骤，使用剥离方法，去除光刻胶上的层和光刻胶 10
25 自身。这可以利用溶剂工艺例如丙酮完成。在去除光刻胶 10 和其上的各层后，工件表现为第四工艺后图 4d 所示的状态，带有垂直于第一电极 2 或衬底 1 取向的台阶 6。

然后，在图 4e 所示的第五工艺步骤，在第一电极 2、第二电极 4
30 和垂直台阶 6 及第三电极 5 的上表面上，淀积可溶的非晶有源半导体材料 8。于是有源半导体 8 水平和垂直覆盖该层状结构。在第一电极 2 构图且仅覆盖衬底 1 的一部分的情况下，例如，其自身形成与垂直台阶 6 齐平的垂直台阶，则另外存在与第一电极 2 和有源半导体材料 8

原始尺寸

÷2 ÷3 上一页 下一页 ×2 ×3

11/17



间接触有关的问题。

在根据本发明按薄膜技术制造 MOSFET 时, 图 4d 所示的第四工艺步骤后, 进行图 5a 所示的中间工艺步骤。在该另外的工艺步骤中, 绝缘层 6 设置于第二电极 4 上, 其表面在垂直台阶 6 中被覆盖。绝缘体 7 现在构成 MOSFET 的栅绝缘层, 用于防止电荷注入。可以在一个工艺中形成栅绝缘体 7, 其中氧化物提供在第一电极 2 与衬底上。然后, 用垂直腐蚀步骤形成在垂直方向取向的栅绝缘体 7, 使其覆盖栅极 4。或者, 也可以通过用可以按一种方式或另一种方式选择性氧化或加工的材料形成栅极 4, 以便在栅极的表面上形成绝缘体, 从而提供栅绝缘体 7。该过程较好是通过选择性氧化栅极 4 表面的材料完成。

在图 5a 所示的另一工艺步骤中提供了栅绝缘体 7 后, 在图 5b 所示的工艺中, 在第一电极 2、绝缘体 7、垂直台阶 6 和第三电极 5 的上表面上, 施加可溶的非晶有源半导体材料 8。该工艺步骤对应于图 4e 所示的第五工艺步骤。于是有源半导体材料水平和垂直覆盖该层状结构。在第一电极 2 构图且仅覆盖衬底 1 的一部分, 但其某种程度上延伸到垂直叠置的各层之外的情况下, 不存在与第一电极 2 和有源半导体材料 8 间接触有关的附加问题。

关于非晶有源半导体材料 8 的施加方法, 例如可以用真空升华、真空淀积、旋涂和由溶液浇铸。这表明非晶有源半导体材料 8 原则上可构成各种结构, 例如按水平和垂直等不同取向覆盖栅极 4。还应理解, 各种有源材料可与非晶材料混合或结合, 以提供具有特殊功能的场效应晶体管。如果场效应晶体管是 JFET, 则特别希望使用能与栅极自然形成肖特基结的材料, 以便得到 MESFET 结构。

尽管原则上针对分立元件展示了图 2 和 3 所示的本发明场效应晶体管的制造方法, 但是对于整层应用来说采用用于半连续或全连续卷到卷工艺的方法, 与制造这类晶体管没有什么区别。有源半导体材料 8 可以象上述那样应用于连续工艺。因而, 如果场效应晶体管是 MOSFET, 栅绝缘层也可以以此方式应用于连续工艺。在连续工艺中, 有利的是垂直台阶 6 与该生产线的运动方向平行, 栅绝缘体 7 和有源半导体材料都作为垂直台阶上的连续条施加。图 4e 或 5b 所示的最后工艺步骤后, 可以从生产线上分离各晶体管, 并以分立元件的形

原始尺寸

÷2 ÷3 上一页 下一页 ×2 ×3

12/17

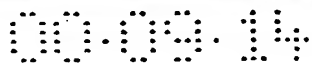


式完成各晶体管。

- 然而，带有大量晶体管的大部分生产线完全可以形成晶体管阵列，所说晶体管阵列进而可应用于制造有源存储组件，其中各晶体管作为存储元件。然后，必须通过形成用于连接的合适导电结构，按电
- 5 网络的形式连接各晶体管。

- 一般说，这里所公开的垂直场效应晶体管可以形成两维和三维集成电路中的构件。这种电路的可能应用有存储器、处理器等。使用基于本发明的晶体管的有源存储元件的明显优点是可以按小信号模式写入，按大信号模式读出，这将有利于矩阵网络形式的大存储组件
- 10 中存储位置的电寻址。

不管本发明的场效应晶体管的制造工艺如何，如上所述，可以通过利用连续生产线实现工艺过程。这种情况下，还可以利用印刷方法，并且不仅仅是利用 VLSI 元件的已知制造工艺，制造具有垂直几何结构的场效应晶体管如 JFET 和 MOSFET。



说明书附图

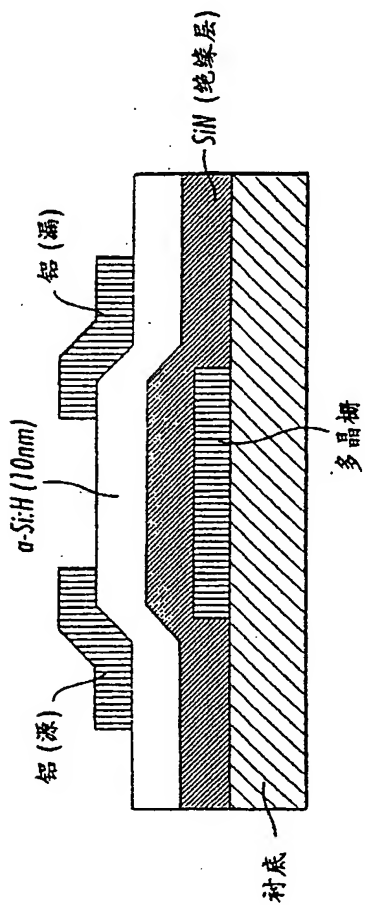


图 1a a-Si:H薄膜晶体管的结构

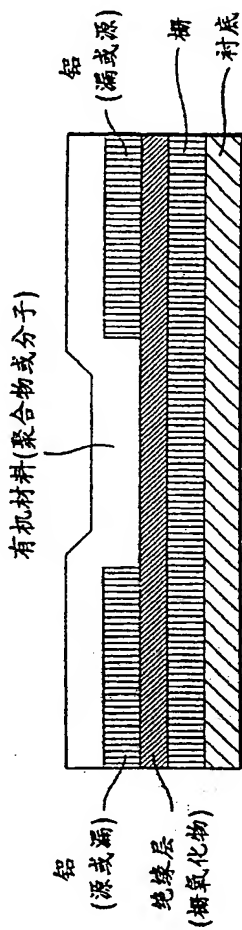


图 1b 有机薄膜晶体管结构

原始尺寸

÷2 ÷3 上一页 下一页 ×2 ×3

14/17

00:09:14

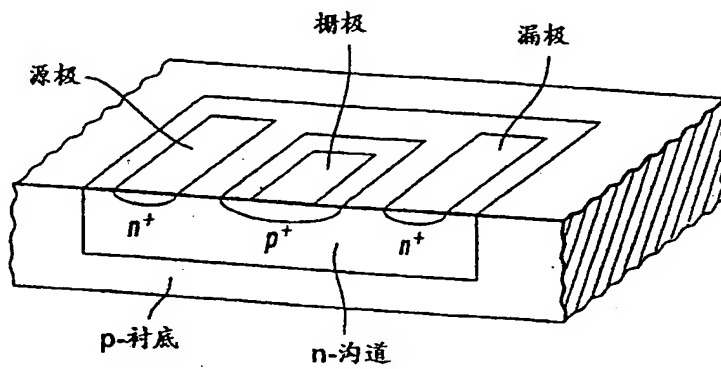


图 1C

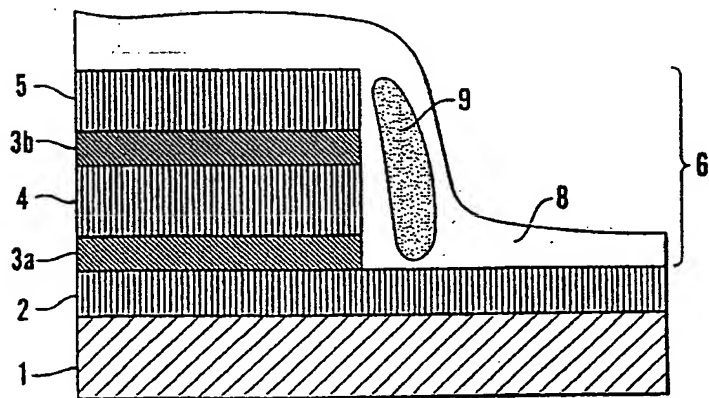


图 2

原始尺寸

÷2 ÷3 上一页 下一页 ×2 ×3

15/17

00.09.14

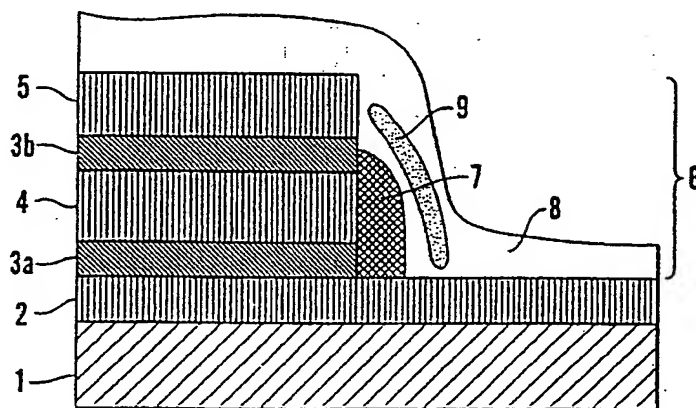


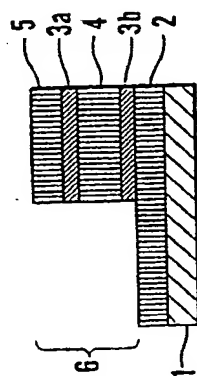
图 3

原始尺寸

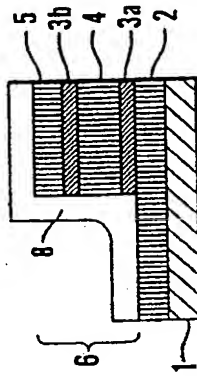
÷2 ÷3 上一页 下一页 ×2 ×3

16/17

00.09.14

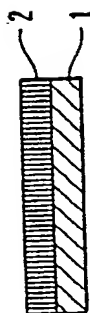


d)

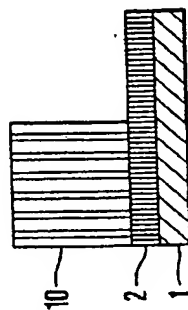


e)

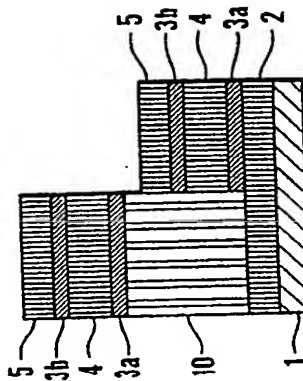
图 4



a)



b)



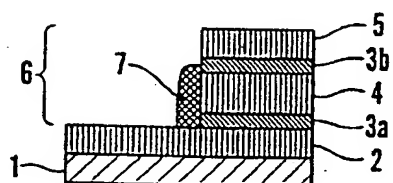
c)

原始尺寸

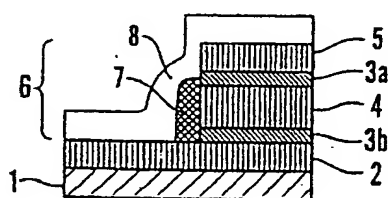
÷2 ÷3 上一页 下一页 ×2 ×3

17/17

00.09.14



a)



b)

图 5

